

ESERCITAZIONE 6

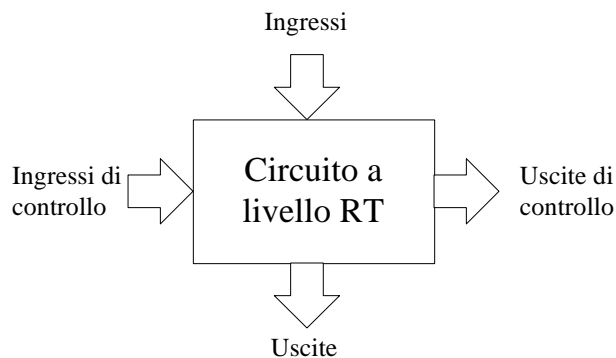
Sommario

- Livello a trasferimento tra registri (RTL)

1. Livello a trasferimento tra registri

Il livello a trasferimento tra registri è il livello immediatamente superiore al livello logico. Le informazioni sono raggruppate in modo da formare parole (*word* o *vettori*).

I componenti primitivi sono circuiti sequenziali o combinatori progettati per elaborare od immagazzinare parole, ad essi corrispondono circuiti di tipo **MSI** (*media scala di integrazione*).

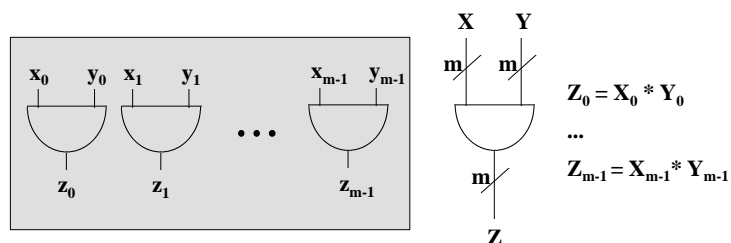


1.1. Operazioni booleane su parole

In alcuni casi può essere utile adottare un'algebra booleana operante su vettori di bit; le funzioni utilizzate sono quindi

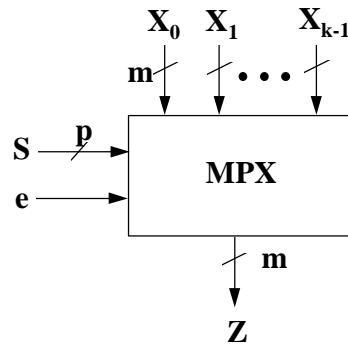
$$x: (B^m)^n \rightarrow B^m$$

A livello RT si lavora attraverso operazioni logiche di tipo AND od OR su variabili di dimensione multi-bit (parole).



1.2. Multiplexer

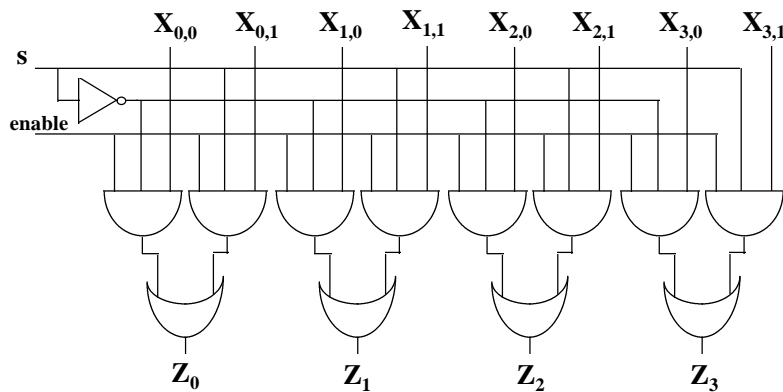
Servono per connettere una fra k fonti di dato ad una destinazione, a seconda del valore di p segnali di selezione; in genere $k=2^p$.



La tavola della verità di un multiplexer 2 ingressi ed 1 bit è la seguente:

S	e	Z
0	1	X_0
1	1	X_1
-	0	0

Esempio di multiplexer a 2 ingressi per 4 bit.



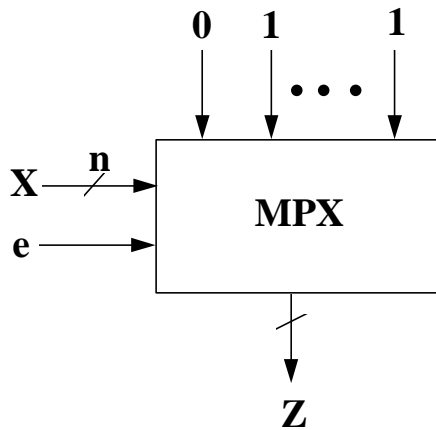
1.2.1. Usi dei multiplexer

Sintesi

I multiplexer possono essere considerati un blocco fondamentale, in quanto permettono l'implementazione di una qualsiasi funzione combinatoria.

Data una funzione a n ingressi ed 1 uscita, $Z = f(x_0, x_1, \dots, x_{n-1})$, è possibile associare ad ogni ingresso di dato un minterm e della funzione.

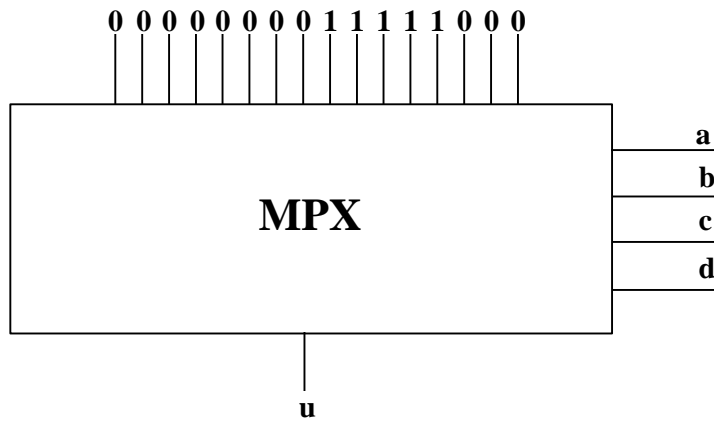
Per una funzione di n variabili è necessario un multiplexer con 2^n ingressi e n ingressi per la selezione codificata.



Esercizio:

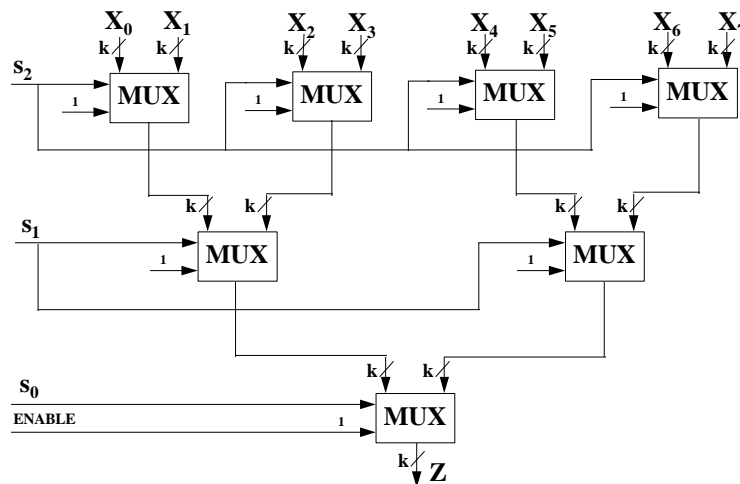
Si supponga di voler sintetizzare un circuito con 4 ingressi (a, b, c, d) la cui uscita u valga 1 quando $8 < (abcd) < 13$.

Una possibile implementazione è la seguente:



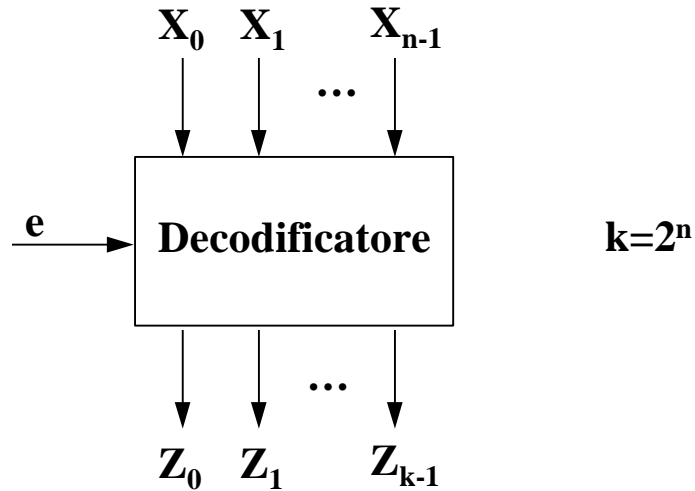
Realizzazione di multiplexer complessi

Attraverso una connessione in cascata di blocchi funzionali multiplexer a 2 ingressi e k bit è possibile realizzare circuiti multiplexer ad n ingressi e k bit.



1.3. Decodificatore

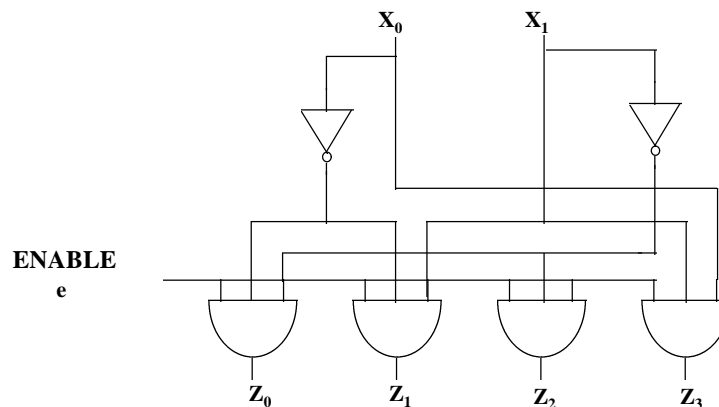
Un decodificatore è un circuito combinatorio con n linee di ingresso e 2^n linee di uscita; di queste è attiva solo quella corrispondente al valore applicato in ingresso.



La tavola della verità di un decodificatore a 4 ingressi e 2 uscite è la seguente:

X	e	Z
00	1	0001
01	1	0010
10	1	0100
11	1	1000
-	0	0000

Realizzazione di un decodificatore a 2 ingressi e 4 uscite.

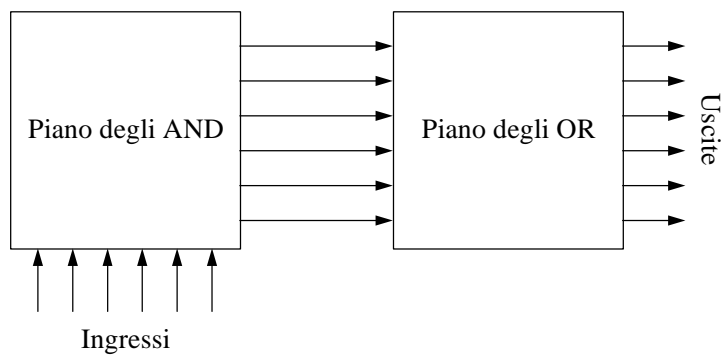


1.4. Matrici logiche

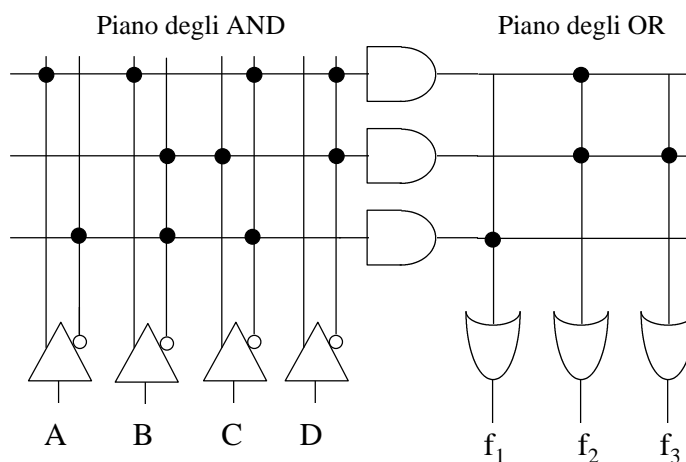
Sono componenti che permettono la realizzazione a prezzi economici di funzioni logiche irregolari (ad es. unità di controllo).

Si tratta di strutture regolari che, attraverso semplici modifiche, possono essere adattate alla funzione che si intende realizzare.

Il tipo più comune è la PLA (*Programmable Logic Array*).



Le matrici logiche sono strutture facili da realizzare con la tecnologia del silicio ad alta integrazione. Le matrici logiche sono utilizzate per realizzare circuiti combinatori su circuiti integrati.



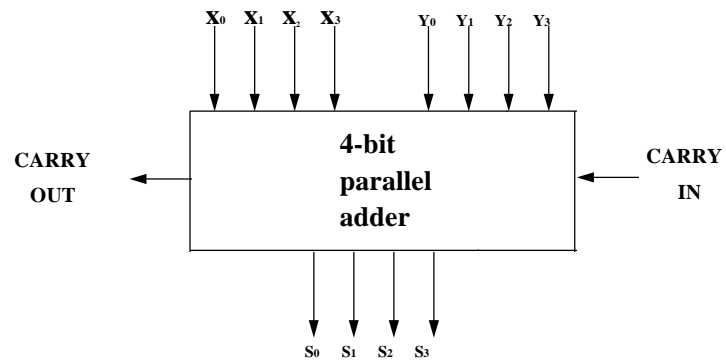
La matrice logica precedente realizza le seguenti funzioni: $f_1 = \bar{A} * \bar{B} * \bar{C}$, $f_2 = A * B * \bar{C} * \bar{D} + \bar{B} * C * \bar{D}$ e $f_3 = \bar{B} * C * \bar{D}$.

1.5. Moduli aritmetici

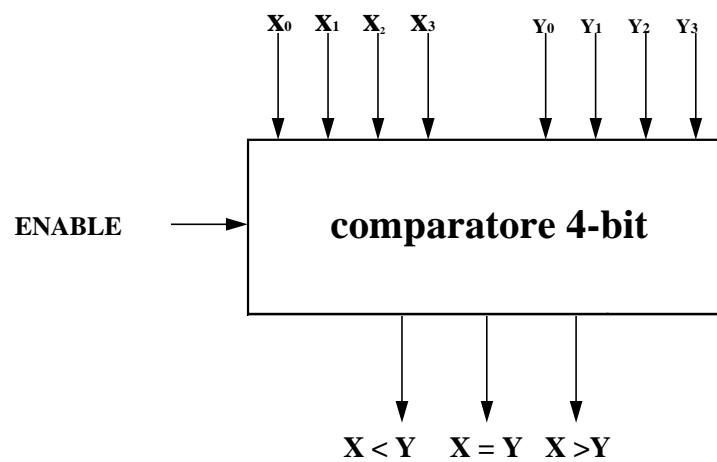
Sono frequenti quelli che eseguono operazioni di somma e moltiplicazione tra numeri in fixed-point.

Tramite questi, con operazioni di complementazione, si può implementare anche l'operazione di sottrazione.

1.5.1. Sommatore parallelo a 4 bit



1.5.2. Comparatore



Una sola delle 3 linee di uscita va ad 1 in funzione delle variabili di ingresso.

[Torna al Sommario](#)